

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 347:JAPIO
(c) 1998 JPO & JAPIO. All rts. reserv.

03248412

FORMATION OF ACTIVE MATRIX LIQUID CRYSTAL DISPLAY AND DRIVING
METHOD
THEREFOR

PUB. NO.: **02-223912** [JP 2223912 A]

PUBLISHED: September 06, 1990 (19900906)

INVENTOR(s): TAKAHATA MASARU
NAGAE KEIJI
MASUDA IKUO

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation),
JP(Japan)

APPL. NO.: **01-042989** [JP 8942989]

FILED: February 27, 1989 (19890227)

ABSTRACT

PURPOSE: To produce a large area liquid crystal display incorporating a peripheral circuit with high throughput, to accomplish the high performance of the liquid crystal display and to reduce the cost thereof by producing the liquid crystal display by combining a photolithographic stage and a resist printing stage.

CONSTITUTION: Both the photolithographic stage and the resist printing stage are used as a constituting process. Namely, a display part 5 formed in the resist printing stage and a driving circuit 6 on a scanning side and a driving circuit 7 on a signal side which are a part of the peripheral circuit formed in the photolithographic stage are obtained. Since the resist printing stage is used as a part of process, the throughput is improved. Then, the photolithographic stage is used for constituting the incorporated peripheral circuit, etc., which needs to be comparatively finely processed, so that the normal incorporated peripheral circuit is formed. Thus, an active matrix liquid crystal display with the incorporated peripheral circuit is produced with high throughput.

⑫ 公開特許公報 (A)

平2-223912

⑬ Int. Cl.⁵G 02 F 1/133
1/136

識別記号

5 5 0
5 0 0

庁内整理番号

8708-2H
7370-2H

⑭ 公開 平成2年(1990)9月6日

審査請求 未請求 請求項の数 7 (全6頁)

⑮ 発明の名称 アクティブマトリクス液晶ディスプレイの形成方法およびその駆動方法

⑯ 特 願 平1-42989

⑰ 出 願 平1(1989)2月27日

⑱ 発明者 高 崑 勝 沢城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑲ 発明者 長 江 康 沢城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑳ 発明者 増 田 郁 郎 沢城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

㉑ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代理人 弁理士 小川 勝男 外2名

明 細 書

1. 発明の名称

アクティブマトリクス液晶ディスプレイの形成方法およびその駆動方法

2. 特許請求の範囲

1. アクティブマトリクス液晶ディスプレイの形成方法において、ホトリソグラフィ工程とレジスト印刷工程を組み合わせて液晶ディスプレイを製作することを特徴とするアクティブマトリクス液晶ディスプレイの形成方法。

2. アクティブマトリクス液晶ディスプレイの形成方法において、内蔵周辺回路はホトリソグラフィ工程で、表示部はレジスト印刷工程で形成することを特徴とするアクティブマトリクス液晶ディスプレイの形成方法。

3. アクティブマトリクス液晶ディスプレイの形成方法において、表示部のTFTのチャネル長しを形成する時のみホトリソグラフィ工程を用い、残りの工程はすべてレジスト印刷工程で行うことを特徴とするアクティブマトリクス液晶

ディスプレイの形成方法。

4. アクティブマトリクス液晶ディスプレイの形成方法において、ホトリソグラフィ工程で形成した内蔵周辺回路をなるべく狭い領域内に位置させることを特徴とするアクティブマトリクス液晶ディスプレイの形成方法。

5. アクティブマトリクス液晶ディスプレイの駆動方法において、ホトリソグラフィ工程で形成した複数個の周辺駆動回路をガラス基板上に製作し、この内で無欠陥の内蔵周辺回路で表示部を駆動することを特徴とするアクティブマトリクス液晶ディスプレイの駆動方法。

6. アクティブマトリクス液晶ディスプレイの駆動方法において、ホトリソグラフィ工程で形成した内蔵周辺回路を複数個分割し、この内で欠陥を有する内蔵周辺回路部分はCOG (Chip On Glass) で代替することを特徴とするアクティブマトリクス液晶ディスプレイの駆動方法。

7. アクティブマトリクス液晶ディスプレイの駆動方法において、ホトリソグラフィ工程で形成

した内蔵周辺回路の中で欠陥を有する部分は外付け周辺回路で代替することを特徴とするアクティブマトリクス液晶ディスプレイの駆動方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はアクティブマトリクス液晶ディスプレイに係り特に大面积液晶ディスプレイの形成方法及びその駆動方法に関するもの。

〔従来の技術〕

従来、アクティブマトリクス液晶ディスプレイの構成は例えば1988インターナショナルディスプレイリサーチコンファレンスダイジェスト(INTERNATIONAL DISPLAY RESEARCH CONFERENCE DIGEST) pp. 215-219に記されている。ここで上記構成を第2図に示す。第2図において1はガラス基板、2は表示部、6は走査側駆動回路、7は信号側駆動回路である。

又、上記構成はいずれもホトリソグラフィ工程で形成されている。

〔発明が解決しようとする課題〕

路を有するアクティブマトリクス液晶ディスプレイを高スループットで製造することができる。

〔実施例〕

以下、本発明の一実施例を第1図により説明する。

第1図は本発明の一実施例を示したものである。図中において1'はガラス基板、5はレジスト印刷工程で形成した表示部、6はホトリソグラフィ工程で形成した周辺回路の一部である走査側駆動回路、7はホトリソグラフィ工程で形成した周辺回路の一部である信号側駆動回路である。即ち、第1図の構成工程にホトリソグラフィ工程及びレジスト印刷工程を共に用いることにより、スループットは向上する。

第3図は本発明を用いた場合の表示部のパターンの一実施例である。図中において、10は信号電極、11は走査電極、12はコンタクトホール、13は外因性多結晶シリコン膜、14はITO、Wはチャネル幅、Lはチャネル長である。ここで、TFTの電流駆動能力を高める一手段としてチャ

上記従来構成の大面積ディスプレイをホトリソグラフィ工程を用いて製作する場合、ホトリソグラフィ工程自体処理能力が遅く且つ大面積基板は一度に大量処理できないのでスループットは低くなる。一方、上記従来構成の大面積ディスプレイをレジスト印刷工程を用いて製作する場合、スループットは向上するが比較的微細加工を要する内蔵周辺回路を形成することは困難である。

本発明の目的は上記従来構成の大面積ディスプレイを高スループットで製造することである。

〔課題を解決するための手段〕

上記目的はホトリソグラフィ工程とレジスト印刷工程を組み合わせて液晶ディスプレイを製作することにより達成される。

〔作用〕

上記プロセスだとプロセスの一部にレジスト印刷工程を用いるのでスループットは向上する。又、比較的微細加工を要する内蔵周辺回路等にはホトリソグラフィ工程を用いるので正常な内蔵周辺回路が形成できる。よって本発明により内蔵周辺回

ネル長Lを短かくする方法がある。上記理由により、第3図においてチャネル長Lを形成するプロセス即ち走査電極11を形成する場合のみホトリソグラフィ工程を用い、残りの工程はレジスト印刷工程を用いている。上記プロセスだと液晶ディスプレイの高スループット化及びTFTの高性能化が達成される。

第4図は本発明を周辺回路内蔵液晶ディスプレイに適用した場合の一実施例である。図中において、1はガラス基板、5はレジスト印刷工程で形成した表示部、6はホトリソグラフィ工程で形成した周辺回路の一部である走査側駆動回路、7はホトリソグラフィ工程で形成した周辺回路の一部である信号側駆動回路である。第4図においては周辺回路をなるべく狭い領域に形成している。ここで、LSIにおいては歩留りは面積に比例する。上記理由により第4図の周辺回路の歩留りは向上するので液晶ディスプレイのスループットは向上する。

第5図は本発明を周辺回路内蔵液晶ディスプレ

イに適用した場合の一実施例である。図中において1はガラス基板、5はレジスト印刷工程で形成した表示部、6-1～6-Nはおのおのホトリソグラフィ工程で形成した周辺回路の一部である走査側駆動回路、7-1～7-Mはおのおのホトリソグラフィ工程で形成した周辺回路の一部である信号側駆動回路である。第5図においては、走査側駆動回路群6-1～6-Nの中から無欠陥の走査側駆動回路と信号側駆動回路群7-1～7-Mの中から無欠陥の信号側駆動回路で表示部5を駆動するようにしている。このことにより第5図の周辺回路の歩留りは向上するので液晶ディスプレイのスループットは向上する。

第6図は本発明を周辺回路内蔵液晶ディスプレイに適用した場合の一実施例である。図中において1はガラス基板、5はレジスト印刷工程で形成した表示部、8-1～8-Nはホトリソグラフィ工程で形成した1つの走査側駆動回路をN分割した中の一分割部分、9-1～9-Mはホトリソグラフィ工程で形成した1つの信号側駆動回路をM分割した中の一分割部分である。第7図の構成だと、例えば第7図(a)に示すように9-2及び8-N部分に欠陥があつた場合でも、その欠陥部分は第7図(b)に示すようにCOG(Chip on GLASS)で代替することができる。以上、上記欠陥教済法により液晶ディスプレイのスループットは

向上する。

第8図は本発明を周辺回路内蔵液晶ディスプレイに適用した場合の一実施例である。図中において1はガラス基板、5はレジスト印刷工程で形成した表示部、7はホトリソグラフィ工程で形成した信号側駆動回路、6はホトリソグラフィ工程で形成した走査側駆動回路である。第8図の構成だと例えば第8図(a)に示すように走査側駆動回路6に欠陥があつた場合でも、その欠陥部分は第8図(b)に示すように外付け走査側駆動回路(IC: INTEGRATED CIRCUITS)で代替することができる。以上、上記欠陥教済法により液晶ディスプレイのスループットは向上する。

〔発明の効果〕

本発明によれば周辺回路内蔵大面積液晶ディスプレイが高スループットで生産できるので液晶ディスプレイの高性能化、低コスト化等の利点がある。

4. 図面の簡単な説明

第1図、第4図、第5図、第6図、第7図及び

信号側駆動回路である。第6図においては、走査側駆動回路群6-1～6-Nの中から無欠陥の走査側駆動回路と信号側駆動回路群7-1～7-Mの中から無欠陥の信号側駆動回路で表示部5を駆動するようにしている。このことにより第6図の周辺回路の歩留りは向上するので液晶ディスプレイのスループットは向上する。

第7図は本発明を周辺回路内蔵液晶ディスプレイに適用した場合の一実施例である。図中において1はガラス基板、5はレジスト印刷工程で形成した表示部、8-1～8-Nはホトリソグラフィ工程で形成した1つの走査側駆動回路をN分割した中の一分割部分、9-1～9-Mはホトリソグラフィ工程で形成した1つの信号側駆動回路をM分割した中の一分割部分である。第7図の構成だと、例えば第7図(a)に示すように9-2及び8-N部分に欠陥があつた場合でも、その欠陥部分は第7図(b)に示すようにCOG(Chip on GLASS)で代替することができる。以上、上記欠陥教済法により液晶ディスプレイのスループットは

第8図は本発明の実施例である周辺回路内蔵液晶ディスプレイの構成を示す平面図、第2図は従来の周辺回路内蔵液晶ディスプレイの構成を示す平面図、第3図は本発明の実施例の液晶ディスプレイの表示部の構成を示す平面図である。

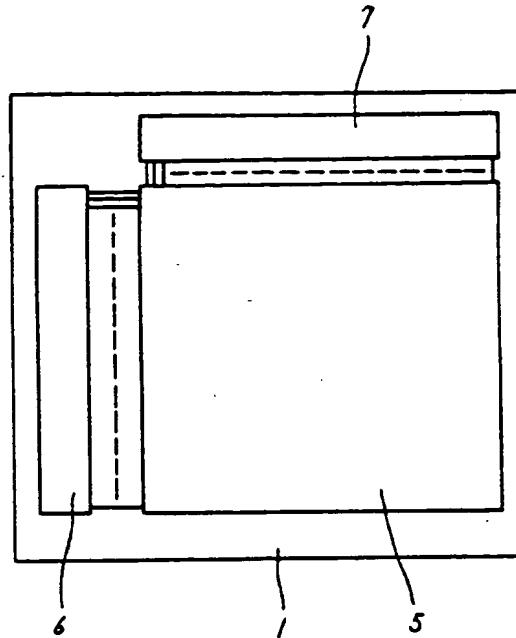
1…ガラス基板、2…ホトリソグラフィ工程で形成した表示部、5…レジスト印刷工程で形成した表示部、6…ホトリソグラフィ工程で形成した走査側駆動回路、6-1～6-N…ホトリソグラフィ工程で形成した複数の走査側駆動回路群、7…ホトリソグラフィ工程で形成した信号側駆動回路、7-1～7-M…ホトリソグラフィ工程で形成した複数の信号側駆動回路群、8-1～8-N…ホトリソグラフィ工程で形成した1つの走査側駆動回路をN分割した中の一分割部分、9-1～9-M…ホトリソグラフィ工程で形成した1つの信号側駆動回路をM分割した中の一分割部分、COG…チップ・オン・ガラス、10…信号電極、11…走査電極、12…コンタクトホール、13…外因性多結晶シリコン膜、14…ITO、W…チャ

ネル幅、L…チャネル長。

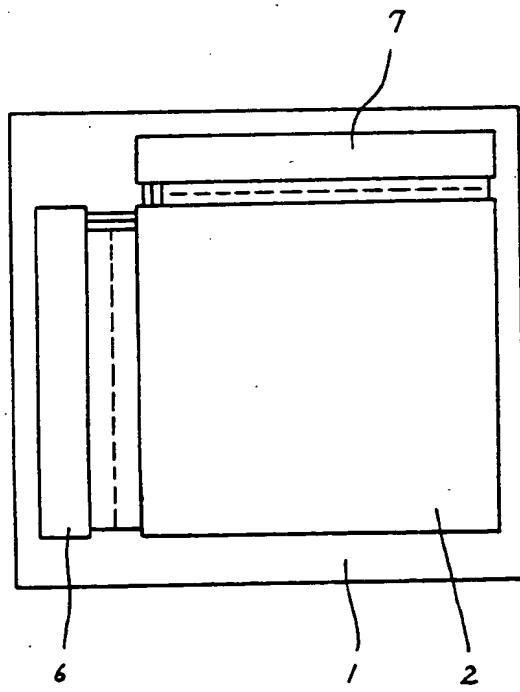
代理人弁理士 小川豊男

第1図

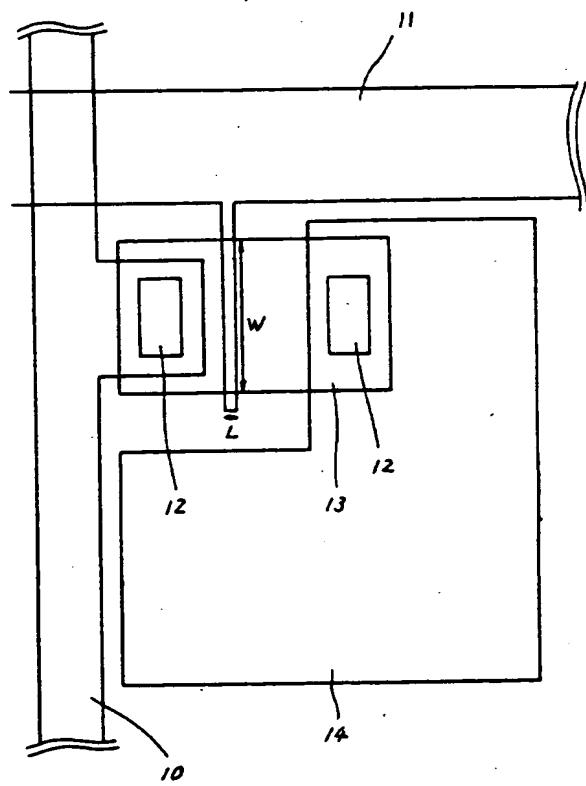
- 1…ガラス基板
 5…レジスト印刷工程で形成した表示部
 6…ホトリソケラフ工程で形成した走査樹駆動回路
 7…ホトリソケラフ工程で形成した信号側駆動回路



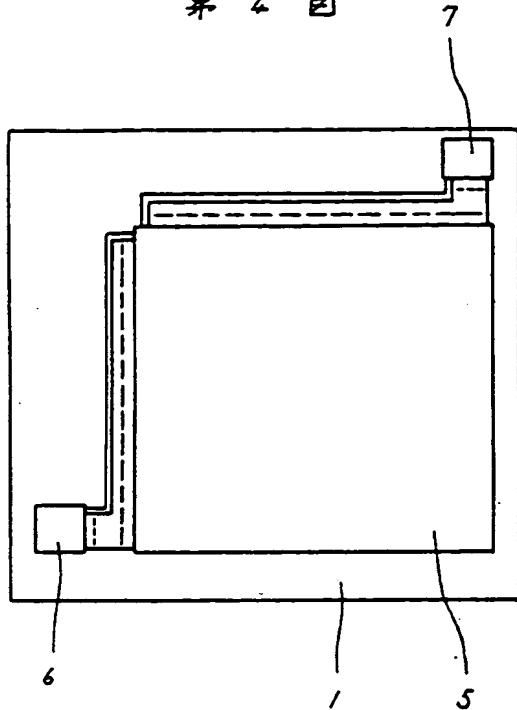
第2図



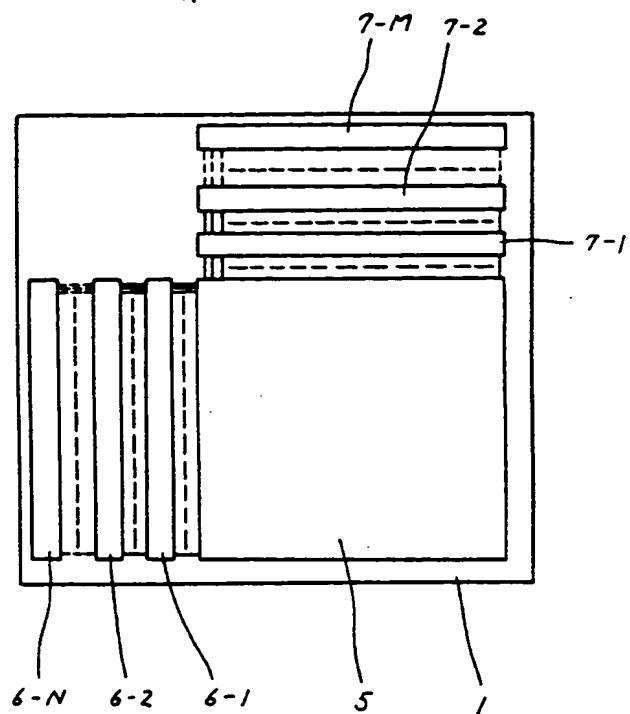
第3図



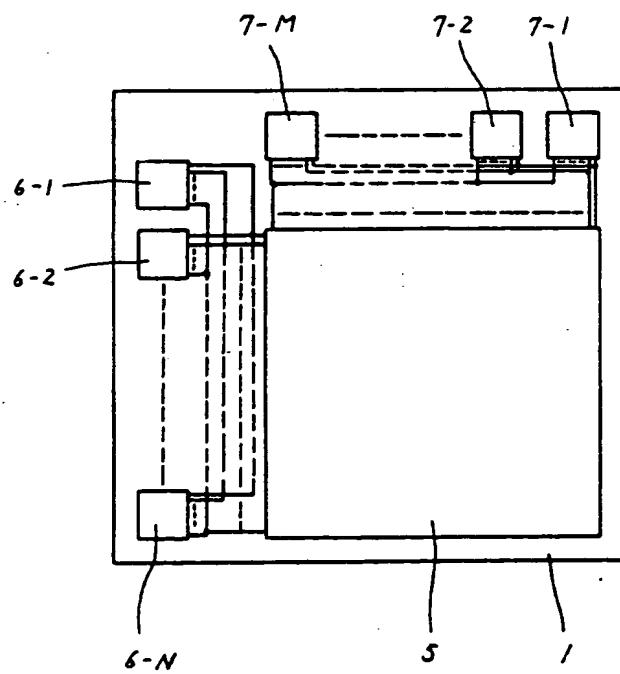
第4図



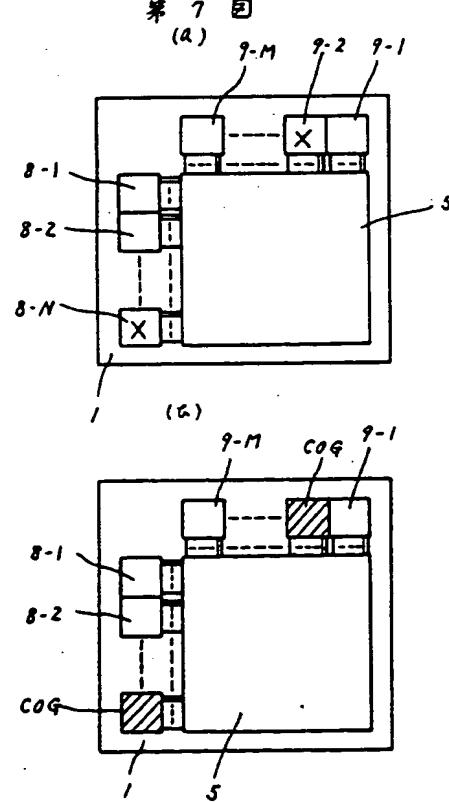
第5図



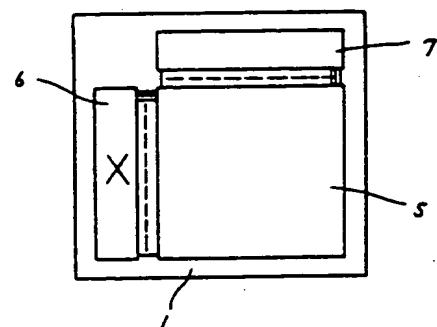
第6図



第7図



第8図
(a)



(b)

